

ỦY BAN NHÂN DÂN THÀNH PHỐ HỒ CHÍ MINH
TRƯỜNG CAO ĐẲNG LÝ TỰ TRỌNG THÀNH PHỐ HỒ CHÍ MINH

HỒ SƠ BÀI GIẢNG

Tên bài: MẠCH ĐẾM LÊN NHỊ PHÂN KHÔNG ĐỒNG BỘ
Môn học: KỸ THUẬT SỐ
Ngành nghề: Kỹ thuật Điện tử
Cấp trình độ đào tạo : Cao đẳng
Họ và tên giảng viên: **TRẦN NGUYỄN BẢO TRÂN**
Cơ sở giáo dục nghề nghiệp: Cao đẳng Lý Tự Trọng Tp.HCM

Hội giảng nhà giáo giáo dục nghề nghiệp cấp Thành phố năm 2018

Quyển số: 1

CHƯƠNG TRÌNH HỌC PHẦN

Tên học phần: **KỸ THUẬT SỐ**

Mã học phần: DDT103

Thời gian thực hiện học phần: 30 giờ; (Lý thuyết: 28 giờ; Thực hành, thí nghiệm, thảo luận, bài tập: giờ; Kiểm tra: 2 giờ).

I. Vị trí, tính chất của học phần:

– Vị trí: Đây là môn học nền tảng được bố trí ở học kỳ 2, trước khi học Module này sinh viên phải học xong các môn học Mạch điện, Vẽ điện, Điện tử cơ bản và Module Đo lường điện.

– Tính chất: Là môn học bắt buộc, môn học nền tảng để học các môn sau như Vi xử lý, PLC.

II. Mục tiêu học phần:

– Kiến thức: Giải thích được nguyên lý hệ điều khiển số.

– Kỹ năng: Phân tích và tổng hợp được mạch logic, rèn luyện tính cẩn thận, tỉ mỉ, chính xác, tư duy khoa học, an toàn và tiết kiệm.

– Năng lực tự chủ và trách nhiệm: Lắp ráp được hệ điều khiển số, Thiết kế được các bộ giải mã, mã hóa, dồn kênh, phân kênh theo yêu cầu.

III. Nội dung học phần:

1. Nội dung tổng quát và phân bổ thời gian:

Số TT	Tên các bài trong học phần	Thời gian (giờ)			
		Tổng số	Lý thuyết	Thực hành / thực tập/ thí nghiệm/ bài tập/ thảo luận	Kiểm tra
1	Bài mở đầu: Tổng quan về mạch số 1. Giới thiệu 2. Ưu khuyết điểm 3. Tín hiệu tương tự, số	1	1		
	Chương 1: Các hệ thống số 1.1 Các hệ thống số 1.2 Chuyển đổi giữa các hệ thống số	3	3		

Số TT	Tên các bài trong học phần	Thời gian (giờ)			
		Tổng số	Lý thuyết	Thực hành / thực tập/ thí nghiệm/ bài tập/ thảo luận	Kiểm tra
2	Chương 2: Các hàm, cổng Logic cơ bản 2.1 Các cổng Logic cơ bản 2.2 Dùng cổng NAND tạo ra các cổng Logic khác 2.3 Dùng cổng NOR tạo ra các cổng Logic khác	3	3		1
	Chương 3: Đại số Boolean và thiết kế Logic 3.1. Đại số Boole 3.2. Thiết kế logic	5	4		
	Chương 4: FLIP-FLOP 4.1 Tổng quan 4.2 Các loại FF 4.3 Chuyển đổi giữa các FF	3	3		
	Chương 5: Mạch dịch chuyển 5.1 Tổng quan 5.2 Các loại mạch dịch chuyển 5.3 Khảo sát IC 74164	3	3		1
	Chương 6: Mạch đếm 6.1. Tổng quan 6.2 Các loại mạch đếm 6.3 Mạch đếm dùng IC FF 6.4 Mạch đếm dùng IC đếm chuyên dụng	6	5		
	Chương 7: Mạch mã hóa – giải mã 7.1. Mạch mã hóa 7.2. Mạch giải mã 7.3 Khảo sát IC mã hóa – giải mã	2	2		

Số TT	Tên các bài trong học phần	Thời gian (giờ)			
		Tổng số	Lý thuyết	Thực hành / thực tập/ thí nghiệm/ bài tập/ thảo luận	Kiểm tra
	Chương 8: Mạch phân kênh – dồn kênh 8.1. Mạch phân kênh 8.2 Mạch dồn kênh 8.3 Khảo sát IC phân kênh – dồn kênh	2	2		
	Chương 9: Các mạch số khác 9.1. Mạch chuyển đổi A/D, D/A 9.2 . Bộ nhớ	2	2		
Tổng cộng		30	28		2

2. Nội dung chi tiết:

Bài mở đầu: Tổng quan về mạch số

Thời gian: 1 giờ

1. Giới thiệu
2. Ưu khuyết điểm
3. Tín hiệu tương tự, Tín hiệu số

Chương 1: Các hệ thống số

Thời gian: 3 giờ

- 1.1 Các hệ thống số
 - 1.1.1 Hệ thống số thập phân
 - 1.1.2 Hệ thống số nhị phân
 - 1.1.3 Hệ thống số bát phân
 - 1.1.4 Hệ thống số thập lục phân
- 1.2 Chuyển đổi giữa các hệ thống số
 - 1.2.1 Giữa thập phân và các hệ thống số khác
 - 1.2.2 Giữa nhị phân và thập phân, hexa

Chương 2: Các hàm, cổng Logic cơ bản

Thời gian: 3 giờ

- 2.1 Các cổng Logic cơ bản
 - 2.1.1 Cổng AND
 - 2.1.2 Cổng OR
 - 2.1.3 Cổng NOT
 - 2.1.4 Cổng NAND
 - 2.1.5 Cổng NOR
 - 2.1.6 Cổng Ex-Or
- 2.2 Dùng cổng NAND tạo ra các cổng Logic khác
- 2.3 Dùng cổng NOR tạo ra các cổng Logic khác

Chương 3: Đại số Boolean và thiết kế Logic

Thời gian: 4 giờ

3.1. Đại số Boole

3.1.1 Hằng thức Boole

3.1.2 Định luật Demorgan

3.1.3 Đơn giản hàm Logic

3.2. Thiết kế logic

3.2.1 Viết hàm logic từ mạch Logic

3.2.1 Vẽ mạch Logic từ hàm logic

3.2.3 Viết hàm logic từ Bảng trạng thái

3.2.4 Tối giản để dùng ít IC nhất.

Chương 4: FLIP-FLOP

Thời gian: 3 giờ

4.1 Tổng quan

4.2 Các loại FF

4.2.1 FF RS

4.2.2 FF RST

4.2.3 FF T

4.2.4 FF D

4.2.5 FF JK

4.3 Chuyển đổi giữa các FF

4.3.1 Chuyển FF D sang T

4.3.2 Chuyển FF JK sang D, T

Chương 5: Mạch dịch chuyển

Thời gian: 3 giờ

5.1 Tổng quan

5.2 Các loại mạch dịch chuyển

5.2.1 Dữ liệu vào theo lối nối tiếp

5.2.2 Dữ liệu vào theo lối song song

5.3 Khảo sát IC 74164

Chương 6: Mạch đếm

Thời gian: 5 giờ

6.1. Tổng quan

6.2 Các loại mạch đếm

6.2.1 Phân loại

6.2.2 Đếm nhị phân không đồng bộ

6.2.3 Đếm Modulo N

6.2.4 Đếm nạp được dữ liệu

6.3 Mạch đếm dùng IC FF

6.3.1 Dùng JKFF 7473, 7476, 74112

6.3.2 Dùng D FF 7474

6.4 Mạch đếm dùng IC đếm chuyên dụng

6.4.1 Mạch đếm dùng IC 7490, 7493

6.4.2 Mạch đếm dùng IC 74393, 74192

6.4.3 Mạch đếm 2 Digit

6.4.4 Mạch đồng hồ điện tử hiện số 12g, 24g

Chương 7: Mạch mã hóa – giải mã

Thời gian: 2 giờ

7.1. Mạch mã hóa

7.1.1 Mạch mã hóa 8 sang 3

7.1.2 Mạch mã hóa thập phân sang BCD (10 sang 4)

7.1.3 khảo sát IC 74147

7.2. Mạch giải mã

7.2.1 Mạch giải mã từ 2 sang 4, 3 sang 8, 4 sang 16

7.2.2 Mạch giải mã từ BCD sang thập phân

7.2.3 Mạch giải mã từ BCD sang mã 7 đoạn

7.3 Khảo sát IC mã hóa – giải mã 74147, 74151, 74153, 7447, 74247, 4543, 4017...

Chương 8: Mạch phân kênh – dồn kênh

Thời gian: 2 giờ

8.1. Mạch phân kênh

8.2 Mạch dồn kênh

8.3 Khảo sát IC phân kênh – dồn kênh 7442, 74138, 74139, 74154

Chương 9: Các mạch số khác

Thời gian: 2 giờ

9.1. Mạch chuyển đổi A/D, D/A

9.1.1 Mạch chuyển đổi ADC

9.1.2 Mạch chuyển đổi DAC

9.2 . Bộ nhớ

9.2.1 RAM

9.2.2 ROM

IV. Điều kiện thực hiện môn học:

1. Phòng học chuyên môn hóa/nhà xưởng: Phòng học lý thuyết đủ điều kiện GD
2. Trang thiết bị máy móc: Hệ thống âm thanh, máy chiếu
3. Học liệu, dụng cụ, nguyên vật liệu:
4. Các điều kiện khác:

V. Nội dung và phương pháp, đánh giá:

1. Nội dung:

- Kiến thức: 80%
- Kỹ năng: 10%
- Năng lực tự chủ và trách nhiệm: 10%

2. Phương pháp:

VI. Hướng dẫn thực hiện môn học:

1. Phạm vi áp dụng môn học:

2. Hướng dẫn về phương pháp giảng dạy, học tập môn học:

- Đối với giáo viên, giảng viên: Nhiệt tình, đủ kiến thức giảng dạy
- Đối với người học: Có tinh thần học tập, làm bài tập ở nhà, tham khảo TL

3. Những trọng tâm cần chú ý: thiết kế mạch Logic, mạch đếm

4. Tài liệu tham khảo:

- *Sách, giáo trình chính*

[1]. Giáo trình Kỹ Thuật Xung-Số, Khoa Điện-Điện Tử CDKT Lý Tự Trọng TP.HCM, 2010

- *Tài liệu tham khảo*

[1]. Sơ đồ chân linh kiện bán dẫn, Dương Minh Trí, NXB KHKT, 2007.

[2]. Charles H.Roth, Fundamentals of Logic Design, 4th Ed., Prentice Hall, 1991.

[3]. John F.Wakerly, Digital Design Principles and Practices, Prentice Hall, 1990

5. Ghi chú và giải thích (nếu có):

ỦY BAN NHÂN DÂN THÀNH PHỐ HỒ CHÍ MINH
TRƯỜNG CAO ĐẲNG LÝ TỰ TRỌNG THÀNH PHỐ HỒ CHÍ MINH

SỔ GIÁO ÁN **LÝ THUYẾT**

Môn học: **KỸ THUẬT SỐ**

Lớp : 15CD-CĐT Khoá : 2015

Họ và tên giảng viên : **TRẦN NGUYỄN BẢO TRÂN**

Năm học: 2017- 2018

Quyển số: 1

Mẫu số 5.

Ban hành kèm theo Quyết định số 62/2008/QĐ-BLĐTĐBXH

Giáo án số: 18

Thời gian thực hiện: 45 phút

Tên chương: Chương 6

MẠCH TUẦN TỰ

Thực hiện ngày 12 tháng 7 năm 2018

Tên bài:

MẠCH ĐẾM LÊN NHỊ PHÂN KHÔNG ĐỒNG BỘ

MỤC TIÊU CỦA BÀI: sau khi học xong bài này người học có khả năng và thực hiện được những nội dung sau:

- *Kiến thức:*

- + Hiểu biết được nguyên lý hoạt động của mạch đếm lên nhị phân không đồng bộ.
- + Trình bày được nguyên lý hoạt động của mạch đếm lên nhị phân không đồng bộ.

- *Kỹ năng:*

- + Nhận biết và xác định được chính xác, thuần thục số trạng thái đếm của mạch đếm lên nhị phân không đồng bộ khi nghiên cứu sơ đồ mạch nguyên lý.
- + Phân tích và thiết kế được các mạch đếm lên nhị phân không đồng bộ với số trạng thái đếm được yêu cầu một cách chính xác.

- *Thái độ:*

- + Nghiêm túc trong học tập, lắng nghe và tích cực đóng góp ý kiến xây dựng bài học.
- + Rèn luyện tính tự chủ, tự chịu trách nhiệm đối với việc học tập và nghiên cứu của mình.
- + Thực hiện tốt an toàn và vệ sinh công nghiệp.

ĐỒ DÙNG VÀ PHƯƠNG TIỆN DẠY HỌC:

- Giáo trình Kỹ thuật số.
- Slide bài giảng.
- Máy tính, mô hình.
- Bảng viết, phấn viết bảng, máy chiếu projector.

I. ỔN ĐỊNH LỚP HỌC:

Thời gian: 2 phút

Lớp trưởng điểm danh, báo cáo sĩ số, số SV hiện diện.

GV ghi số SV hiện diện, số SV vắng lên khung điểm danh.

II. THỰC HIỆN BÀI HỌC:

T T	Nội dung	Hoạt động dạy học		Thời gian
		Hoạt động của giảng viên	Hoạt động của người học	
1	<u>Dẫn nhập</u> + Kiểm tra lại kiến thức từ bài học trước về các Flip Flop.	Đặt câu hỏi ôn bài Gọi SV trả lời Cho điểm	Theo dõi Trả lời câu hỏi	5'
	+ Dẫn nhập vào bài học mới: Ví dụ về mạch hiển thị tốc độ xe máy. → nhu cầu sử dụng mạch đếm.	Chiếu clip Đặt câu hỏi	Xem clip Trả lời câu hỏi	3'
2	<u>Giảng bài mới</u> 1. Khái niệm mạch đếm không đồng bộ:	Chiếu slide khái niệm và giảng giải	Theo dõi	1'
	2. Mạch đếm lên nhị phân không đồng bộ:			
	a. Tín hiệu CK tác động cạnh xuống:			
	- Sơ đồ mạch nguyên lý	Chiếu slide hình 1 Giảng giải	Theo dõi Ghi chú	3'
	- Giảm đồ thời gian	Chiếu slide hình 2 Giảng giải	Theo dõi Ghi chú	5'
	- Bảng trạng thái	Đặt câu hỏi Chiếu slide bảng 1 Giảng giải	Trả lời câu hỏi Theo dõi Ghi chú	2'
	b. Tín hiệu CK tác động cạnh lên:			
	- Sơ đồ mạch nguyên lý	Đặt câu hỏi để SV đưa ra sơ đồ nguyên lý	Phát biểu, trả lời câu hỏi	3'
	- Giảm đồ thời gian	Chiếu slide hình 1 Giảng giải Chiếu slide hình 2 Mời SV giải thích	Theo dõi Ghi chú Theo dõi Trả lời câu hỏi Ghi chú	5'

	- Bảng trạng thái	Chiếu slide hình 3 Giảng giải Kết luận	Theo dõi Ghi chú lại	2'
	Bài tập: <i>Bài tập 1:</i> Cho sơ đồ mạch đếm. Hãy cho biết đây là mạch đếm gì? Số trạng thái đếm của mạch? <i>Bài tập 2:</i> Thiết kế mạch đếm lên nhị phân 8 trạng thái (đếm 0, 1, 2, 3, 4, 5, 6, 7) với tín hiệu CK tác động cạnh lên.	Chiếu slide bài tập 1 Nêu câu hỏi Hướng dẫn giải. Chiếu slide bài tập 2 Mời SV lên bảng làm bài Đánh giá bài làm	Quan sát, theo dõi Trả lời câu hỏi Ghi chú Lên bảng làm bài Nhận xét bài làm của bạn Ghi chú lại	3' 6'
3	Củng cố kiến thức và kết thúc bài - Nhắc lại khái niệm và các điểm cần ghi nhớ về mạch đếm lên nhị phân không đồng bộ		Lắng nghe Ghi chú lại	2'
4	Hướng dẫn tự học	Hướng dẫn SV đọc tài liệu để chuẩn bị cho bài sau “Mạch đếm xuống nhị phân không đồng bộ”		3'

<u>Nguồn tài liệu tham khảo</u>	- Giáo trình Kỹ thuật số trường CĐ Lý Tự Trọng Tp.HCM - Giáo trình Thực tập Kỹ thuật số trường CĐ Lý Tự Trọng Tp.HCM
--	---

Tp. Hồ Chí Minh, ngày 7 tháng 7 năm 2018

KT.Hiệu trưởng
Phó Hiệu trưởng



Đinh Văn Đệ

Trưởng khoa

Châu Văn Bảo

Giảng viên

Trần Nguyên Bảo Trân

Bài giảng KỸ THUẬT SỐ

Chương 6: MẠCH TUẦN TỰ

Bài: MẠCH ĐẾM LÊN NHỊ PHÂN KHÔNG ĐỒNG BỘ

Ôn tập bài học trước:

1. Em hãy cho biết Flip Flop có mấy loại? Tên các loại?
2. Em hãy trình bày bảng trạng thái hoạt động của JK Flip Flop (JK-FF) và T Flip Flop (T-FF). Em có nhận xét gì về 2 loại Flip Flop (FF) này?

1. Khái niệm mạch đếm không đồng bộ:

Mạch đếm không đồng bộ là mạch đếm sử dụng các T-FF (hoặc JK-FF giữ chức năng của T-FF) được ghép nối tiếp với nhau (các ngõ ra của FF trước được nối tới ngõ vào xung điều khiển Clock (CK) của Flip Flop sau) và hoạt động theo mã nhị phân.

Trong mạch đếm không đồng bộ (còn gọi là mạch đếm nối tiếp), các ngõ ra của mạch đếm thay đổi trạng thái không đồng thời với tín hiệu điều khiển CK.

*** Phân loại:**

- + Mạch đếm lên
- + Mạch đếm xuống
- + Mạch đếm lên / xuống
- + Mạch đếm modulo M.

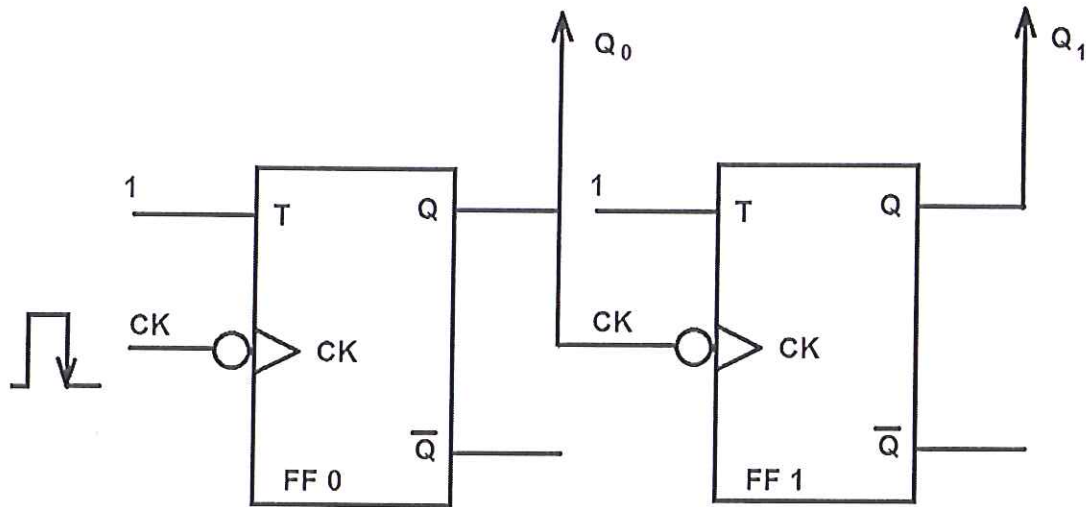
2. Mạch đếm lên nhị phân không đồng bộ:

Mạch đếm lên nhị phân không đồng bộ là mạch đếm có nội dung tăng dần theo cách đếm nhị phân.

Trong mạch sử dụng các T-FF với ngõ vào T luôn giữ ở mức logic 1 và ngõ ra Q hoặc $\bar{Q}$ của T-FF đứng trước nối với ngõ vào CK của T-FF đứng sau.

a. Mạch sử dụng T-Flip Flop có tín hiệu CK tác động cạnh xuống:

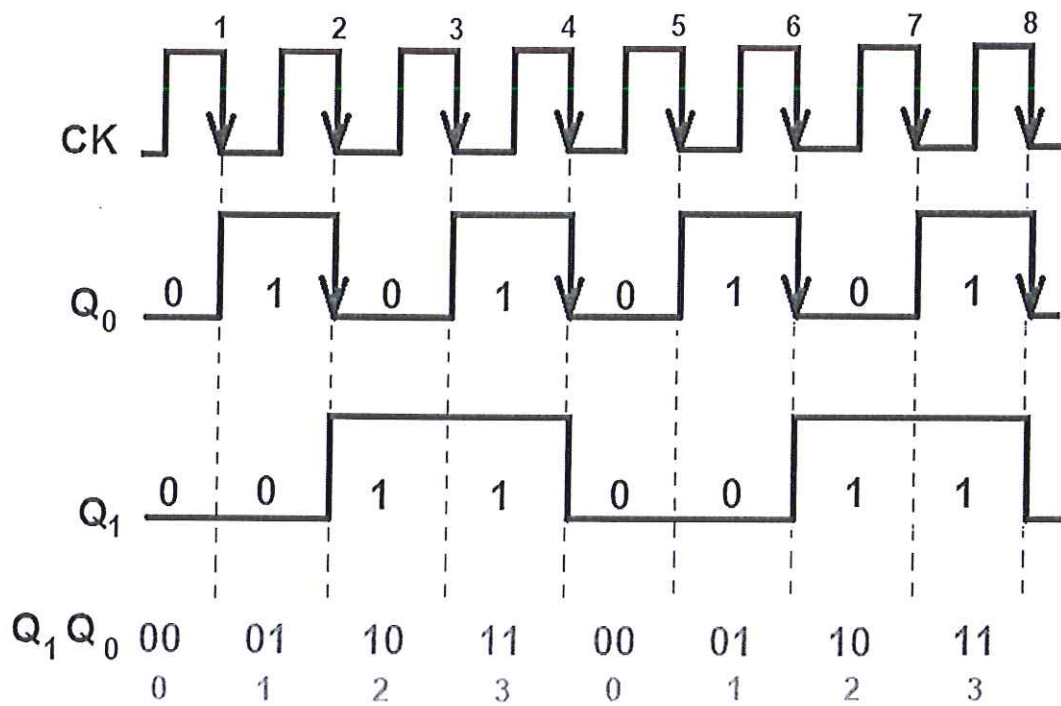
* Sơ đồ mạch nguyên lý



Hình 1

Trong mạch trên sử dụng các T-FF ghép nối với nhau theo quy luật: $CK_{i+1} = Q_i$.
Số lượng T-FF là 2 $\rightarrow$ số trạng thái đếm là $2^2 = 4$ (đếm 0, 1, 2, 3)

* Giản đồ thời gian:



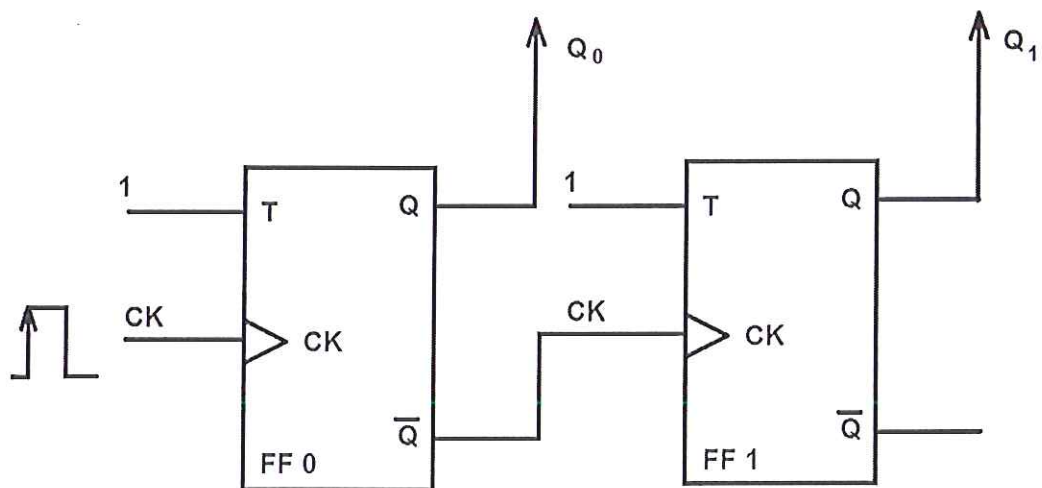
Hình 2

* Bảng trạng thái hoạt động của mạch:

Xung vào	Trạng thái hiện tại		Trạng thái kế tiếp	
CK	Q_1	Q_0	Q_1	Q_0
1	0	0	0	1
2	0	1	1	0
3	1	0	1	1
4	1	1	0	0

Bảng 1

b. Mạch sử dụng T-Flip Flop có tín hiệu CK tác động cạnh lên:

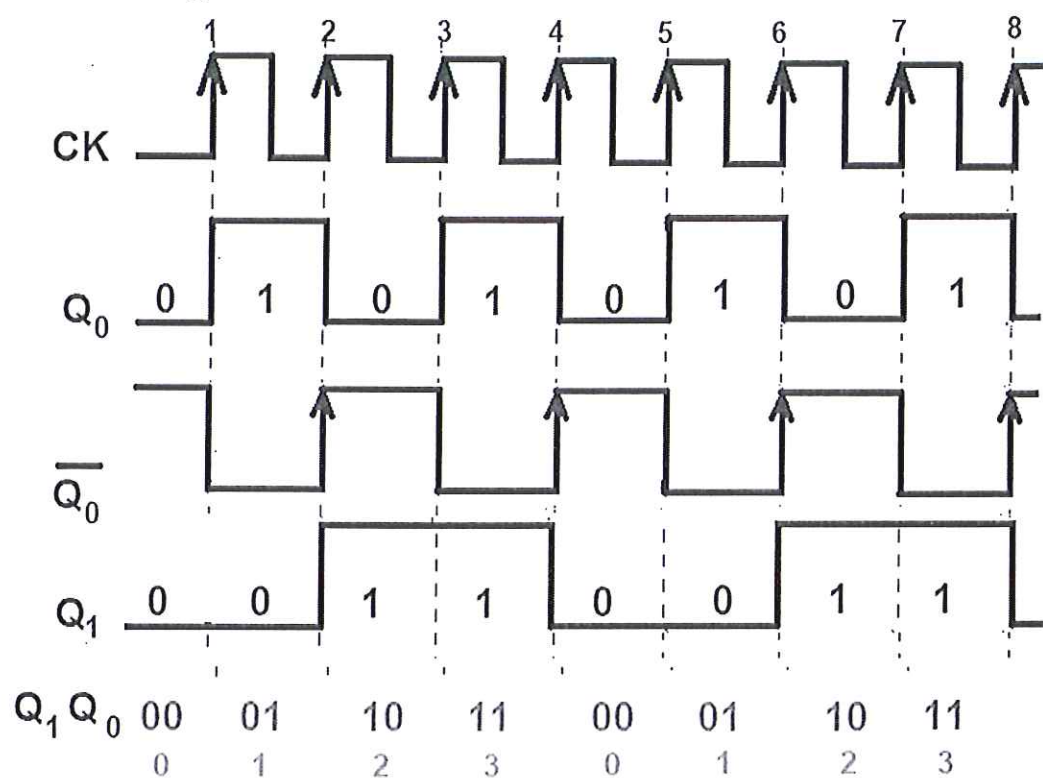


Hình 3

Trong mạch trên sử dụng các T-FF ghép nối với nhau theo quy luật: $CK_{i+1} = \overline{Q}_i$

Số lượng T-FF là 2 $\rightarrow$ số trạng thái đếm là $2^2 = 4$ (đếm 0, 1, 2, 3)

* Giải đồ thời gian:



Hình 4

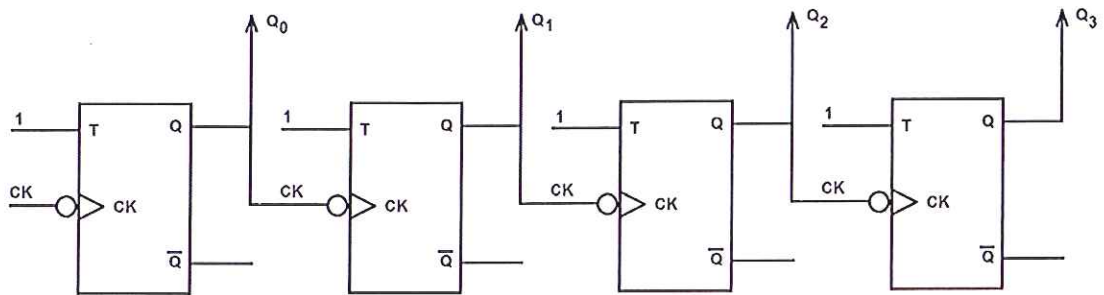
* Bảng trạng thái hoạt động của mạch:

Xung vào	Trạng thái hiện tại		Trạng thái kế tiếp	
CK	Q_1	Q_0	Q_1	Q_0
1	0	0	0	1
2	0	1	1	0
3	1	0	1	1
4	1	1	0	0

Bảng 2

Bài tập:

1. Cho mạch đếm sau:



Hãy cho biết đây là mạch đếm gì? Số trạng thái đếm của mạch?

2. Thiết kế mạch đếm lên nhị phân 8 trạng thái (đếm 0, 1, 2, 3, 4, 5, 6, 7) sử dụng T-FF có tín hiệu CK tác động cạnh lên.